

SEMICONDUCTOR SUBSTRATE SURFACE TREATING METHOD

Publication number: JP10144654 (A)

Publication date: 1998-05-29

Inventor(s): BHARDWAJ JYOTI KIRON; ASHRAF HUMA; KHAMSEHPOUR BABAK; HOPKINS JANET; HYNES ALAN MICHAEL; RYAN MARTIN EDWARD

Applicant(s): SURFACE TECHNOL SYST LTD

Classification:

- international: C23F4/00; H01L21/302; H01L21/305; H01L21/308; H01L21/31; H01L21/12; C23F4/00; H01L21/02; (IPC1-7: C23F4/00; H01L21/31; H01L21/305)

- European: H01L21/305B; H01L21/308D4; H01L21/312

Application number: JP19970206673 19970731

Priority number(s): GB19960016225 19960801

Also published as:

JP4237281 (B2)

EP0622584 (A2)

EP0622584 (A3)

EP0622584 (B1)

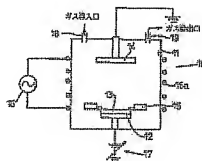
US6261962 (B1)

more >>

Abstract of JP 10144654 (A)

PROBLEM TO BE SOLVED: To improve the side wall shape and surface roughness thereon by bombarding a base with a plasma in a vacuum chamber and introducing a hydrocarbon depositing gas to deposit a C or hydrocarbon layer.

SOLUTION: A vacuum chamber 11 contains a support electrode 12 for receiving a semiconductor wafer 13 and electrode 14 combined with it apart therefrom and is surrounded with a coil 15a connected to an r-f power source 16 for inducing a plasma between the electrodes 12, 14 in the chamber 11. The microwave output is used alternatively for causing a plasma. A hydrocarbon film formed by a passivation has important merits, e.g. it can be quickly removed after the etching is completed with a dry ashing (O plasma) treatment.



Data supplied from the esp@cenet database — Worldwide

(51) Int.Cl. ⁶	識別記号	F I
H 0 1 L 21/3065		H 0 1 L 21/302
// C 2 3 F 4/00		C 2 3 F 4/00
H 0 1 L 21/31		H 0 1 L 21/31
		J
		A
		C

審査請求 未請求 請求項の数28 O L 外国語出願 (全 63 頁)

(21) 出願番号	特願平9-206673	(71) 出願人	597115336 サーフィス テクノロジー システムズ リミテッド Surface Technology Systems Limited イギリス国 ウェールズ エヌビー-1 9 ユーージェイ グウェント ニューポート インベリアル パーク (番地なし)
(22) 出願日	平成9年(1997) 7月31日	(72) 発明者	ジョディ キロン パードワッジ イギリス国 ビーエス12 0ビーエイチ プリストル カンピオン ドライブ 60
(31) 優先権主張番号	9 6 1 6 2 2 5, 0	(74) 代理人	弁理士 新部 興治 (外4名)
(32) 優先日	1996年8月1日		
(33) 優先権主張国	イギリス (GB)		

最終頁に続く

(54) 【発明の名称】 半導体基盤の表面処理方法

(57) 【要約】

【課題】 作動状態のプロセスに依存し、形成物に対して粗い側壁及び/或いはベースが生成されるのと同様に乏しいCD (臨界寸法) 制御で、内曲した側壁プロファイルを有する独特なノッチのついた側壁が生成される。

【解決手段】 本発明は、半導体基盤のエッチングした特徴部上に側壁不動態層を析出するところにおいて、真空室内に当該基盤を設置し、プラズマを衝突させ、そして炭素層或いは炭化水素層を析出するために炭化水素析出ガスを導き入れることにより当該側壁不動態層の析出を行う方法に関するものである。

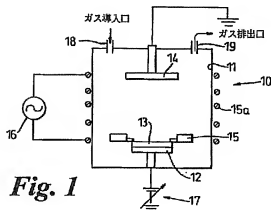


Fig. 1

【特許請求の範囲】

【請求項1】 半導体基盤のエッチングした特徴部に側壁不働層を析出するところにおいて、真空室内に当該基盤を設置し、プラズマを衝突させ、そして炭素層あるいは炭化水素層を析出するために炭化水素析出ガスを導き入れることにより当該側壁不働層の析出を行う方法。

【請求項2】 析出を行う間に基盤をエッチングするために炭化水素析出ガスと共にH₂を導き入れ、下記：

- (a) エッチング速度は一般的な定常状態から上昇し始める；
(b) エッチング速度が最大となる；
(c) エッチング速度がゼロに落ちる；

の中の少なくとも二つが生じているところのH₂内の炭化水素ガスの割合を決定し、そして(a)、(b)或いは(c)の内の1組の間にある炭化水素ガス/H₂の混合を使って請求項1に記載の方法を実行することからなる請求項1に記載の方法。

【請求項3】 平均イオンエネルギーは100 eVより大きく、混合の割合は前記の(a)と(b)の間にある請求項1に記載の方法。

【請求項4】 平均イオンエネルギーは30 eVより小さく、混合の割合は前記の(b)と(c)の間にある請求項3に記載の方法。

【請求項5】 炭化水素ガスが、CH₄、C₂H₄、C₃H₆、C₄H₈及びC₂H₂の中のいずれかひとつ或いはそれらの組合せである請求項1ないし4のいずれかひとつに記載の方法。

【請求項6】 析出ガスがO、N、F因子を含む請求項1ないし5のいずれかひとつに記載の方法。

【請求項7】 析出した層に対して窒素及び/或いはフッ素でのドーパ処理を行う請求項1ないし6のいずれかひとつに記載の方法。

【請求項8】 半導体基盤に細長溝をエッチングするところにおいて、エッチングと請求項1ないし7のいずれかひとつに記載の析出ステップに従う不働層の析出とを交互に実施することを含んでいる当該細長溝のエッチングを行う方法。

【請求項9】 エッチングステップと析出ステップとが重複する請求項8に記載のエッチングを行う方法。

【請求項10】 エッチングガスと析出ガスが混合する請求項8或いは9に記載の方法。

【請求項11】 エッチングと析出との間に及び/或いは析出とエッチングとの間に真空室の吸い出しを行うことを含む請求項8ないし10のいずれかひとつに記載の方法。

【請求項12】 前回ステップで使用したガス(A)の部分圧力をP_{Pa}で表し、次回ステップで使用するガス(B)の部分圧力をP_{Pb}で表し、そして、ガス(A)を伴ったプロセスのプロセス速度が本質的定常状態から

落ち込むところの割合をxでそれぞれ表す場合、以下の式：

【数1】

$$\frac{P_{Pa}}{P_{Pa}+P_{Pb}} < x$$

が成立するまで吸い出しを続行する請求項11に記載の方法。

【請求項13】 エッチング及び析出のガス流が連続的に或いは突然に変化しうる請求項8ないし12のいずれかひとつに記載の方法。

【請求項14】 次のパラメータ：ガス流速、真空室内圧力、プラズマ出力、基盤バイアス、エッチング速度、析出速度、サイクル時間、そしてエッチング/析出比率、の中の一つ或いはそれ以上が、例えば、シメイド状、矩形状、鋸歯型波形状或いはそれらの組合せの中で時間と共に周期的に変化しうる請求項13に記載の方法。

【請求項15】 パラメータの大きさが単一サイクル内或いはサイクルとサイクルとの間において変化しうる請求項14に記載の方法。

【請求項16】 前記変化が傾斜している請求項14或いは15に記載の方法。

【請求項17】 少なくとも第1サイクル或いは少なくとも最初の数サイクルの間は、エッチング速度が減少し及び/或いは析出速度が増大する請求項8ないし16のいずれかひとつに記載の方法。

【請求項18】 エッチングを行う以前に、開口部を有するマスクを析出することを含んでいる請求項8ないし17のいずれかひとつに記載の方法。

【請求項19】 請求項1から5の不働層プロセスにより、マスクが向上させられるか或いはそれ自身が析出される請求項14に記載の方法。

【請求項20】 エッチング及び/或いは析出が7.5秒未満或いは5秒未満の周期を有する請求項8ないし19のいずれかひとつに記載の方法。

【請求項21】 エッチングガスがCF_x或いはXeF₂である請求項8ないし20のいずれかひとつに記載の方法。

【請求項22】 エッチングガスが1つ或いはそれ以上のより高い原子質量ハロゲン化物を含んでいる請求項8ないし21のいずれかひとつに記載の方法。

【請求項23】 析出を行う間に、真空室内圧力が減少し及び/或いは流速が増加する請求項8ないし22のいずれかひとつに記載の方法。

【請求項24】 プラズマによって平衡まで加熱されるように、基盤を真空室内の支持上に自由な状態で設置する請求項8ないし23のいずれかひとつに記載の方法。

【請求項25】 基盤を-100° Cと100° Cとの間の温度で維持する請求項8ないし24のいずれかひとつ

つに記載の方法。

【請求項26】 基盤が、GaAs、GaP、GaIn、GaSb、SiGe、Ge、Mo、W及びTaの中のいずれか1つである請求項8ないし25のいずれかひとつに記載の方法。

【請求項27】 エッチングガスが、H或いは不活性ガスを伴うか、或いは、伴わないCl₂、BCl₃、SiCl₄、SiCl₂、ClxCl_y、CxCl_y及びCl_xの中の1つ或いは組合せである請求項26に記載の方法。

【請求項28】 析出ガスが、Hを伴うか或いは伴わないCl_x、ClxCl_y及びCxCl_yの中の1つ或いは組合せであるか、或いは、不活性ガスである請求項26或いは請求項27に記載の方法。

【発明の詳細な説明】

【0001】

【発明の属する技術】本発明は、半導体基盤の表面処理方法についてであり、その方法を除外するものではないが、特に、エッチングした特徴部に側壁不働層を析出する方法、及び、不働層の方法を含んでその様な特徴部をエッチングする方法に関するものである。

【0002】

【従来の技術】エッチングと析出とを組み合わせた方法により、シリコン上に異方性に細長溝や窪みをエッチングする方法は周知である。その意図としては、不働層を施すことにより形成された細長溝或いは窪みの側壁を保護する一方で、異方性エッチングを生成することにある。その様な例は、例えば、引例 US-A-4579623、EP-A-0497023、EP-A-0200951、WO-A-94114187、及び、US-A-4985114に見られる。これらすべての引例は、析出ガスとエッチングガスとの混合を使用するか、或いは、エッチングステップと析出ステップとを交互に使用するかの何れかについて記載している。ガスを混合するのは非効果的であるというのが一般的な見解である。というのは、2つの処理方法はお互いに打ち消し合う傾向にあるからであり、実際、完全に交互のステップを利用する方向へと傾いた偏見が持たれている。

【0003】他の手法は、引例 EP-A-0383570、US-A-4943344、及び US-A-4992136に記載されている。これらすべての引例は、基盤を低温に保つことを追求するものであり、そして最初に、多少一般的ではないが、側壁から不要な析出物を取り除くためにエッチングをしている間、高エネルギーイオンのバーストを利用する。

【0004】

【発明が解決しようとする課題】半導体製造業界において継続している傾向としては、増加し続けるアスペクト比の特徴部に対し、特徴部の幅が小さくなればなるほど、側壁形状及び側壁の表面粗さの重要性が増加する。現行では、作動状態のプロセスに依存し、形成物に対して粗い側壁及び/或いはベースが生成されるのと同時に乏しいCD（臨界寸法）制御で、内曲した側壁プロファイルを有する独特なノッチのついた側壁が生成される

傾向にある。これら種々の問題の現れ方は、適用例、及びそれぞれのプロセス条件、シリコン露出エリア（マスクされていない基盤エリア）、エッチング深さ、アスペクト比、側壁プロファイル、及び、基盤トポグラフィーに依存する。

【0005】本発明の方法は、少なくとも幾つかの実施例においては、これら種々の問題を取り扱い、それらの問題を減少させている。

【0006】

【課題を解決するための手段】本発明には、半導体基盤のエッチングした特徴部に側壁不働層を析出するところにおいて、真空室内に当該基盤を設置し、プラズマを衝突させ、そして炭素層或いは炭化水素層を析出するために炭化水素析出ガスを導き入れることからなる方法としての一側面がある。

【0007】このことは、CF_xの形態の層を析出する前提案とは相反するものである。

【0008】好適な構成においては、析出ガスはH₂を含み、そして、その場合、例えばH₂を析出ガスと共に導き入れる。そして、前記方法は、下記：

(a)エッチング速度は一般的な定常状態から上昇し始める

(b)エッチング速度が最大となる

(c)エッチング速度がゼロに落ちる

の内の少なくとも2つが生じているところのH₂内の炭化水素ガスの割合を決定すること、及び、(a)、(b)或いは(c)の中の1組の間にある炭化水素ガス/H₂の混合と共に請求項1に記載の方法を引き続いて実施することを含む。もう一つの好適な構成では、析出ガスは、O、N、或いはF因子を含み、そして、析出した層は、イオンが数エレクトロンボルト（≦20 eV）のエネルギーまで加速されることを許容するために比較的低いボルトに対して自己バイアスであるかもしれない。この場合は、(b)と(c)の間での混合の割合を使用するかもしれない。

【0009】もう一つの構成では、イオンエネルギーは数百 eV であり、そしてその場合、(a)と(b)の間での混合の割合を使用するかもしれない。

【0010】前記発明は、更に、半導体基盤に特徴部のエッチングを行うところにおいて、エッチングと上記に定義した析出ステップに従う不働層の析出とを交互に実施することを含んで当該特徴部のエッチングを行う方法からなる。

【0011】公知技術は、全体的に分離したエッチングステップと析出ステップの有意義さを教えている。このことに対して、前記の幾つかの限界に取り組んでいる選択が提示される。エッチングステップと析出ステップは重複しても良いし、そして、エッチングガスと析出ガスは混合しても良い。前記方法は、エッチングと析出との間、及び/或いは、析出エッチングとの間に真空室の

吸い出しを含む方法であって、その場合、前記吸い出しは、次式

【0012】

【数2】

$$\frac{Pa}{P_{Pa} + P_{Pb}} < x$$

【0013】満足されるまで続行される。式において、 P_{Pa} は前回のステップにおいて使用されたガス(A)の部分圧力を、 P_{Pb} は次のステップにおいて使用されるガス(B)の部分圧力を、そして x はガス(A)を伴った処理のプロセス速度が本質的定常状態から落ち込むところの割合をそれぞれ表すものである。正確なプロセス条件と公知技術で出くわす問題次第で、ガスは連続的に或いは急激に変化しうるし、そして、実際、次のパラメータ：ガス流速、真空室内圧力、プラズマ出力、基盤バイアス、そしてエッチング/析出比率、の中の一つ或いはそれ以上は、例えば、シノソイド状、矩形状、鋸歯型波形状或いはそれらの組合せの中で時間と共に周期的に変化しうる。たとえば、析出とエッチングのガスは、それらのガス流速がシノソイド状かつ位相外となるように供給される。これらのいづれのパラメータの大ききさサイクル内及びサイクルとサイクルとの間において変化する。多くの適用例に対して、典型的なプロセス条件を使って種々の手法の有益性を得ることができる。CD(臨界寸法)損失に関する特別な場合、初期の「ノッチ」の減少は必須である。シリコン露出エリアが比較的低く(≦20%)そして対応するエッチング速度が高い場合、好適とされる一つの解は、少なくとも第1サイクルの間は、そして、適切な環境の下では、例えば、第2サイクルから第4サイクルまでの最初の数サイクルの間は、析出速度を増大し及び/或いはエッチングを減少することである。

【0014】本方法の他の長所は、エッチング及び/或いは析出ステップは、表面粗さを減少するために、7.5秒未満の周期或いは5秒未満の周期さえをも有し、エッチングガスはCF₄であって、自然発生的なエッチングを減少するために一つ或いはそれ以上のより高い原子質量ハロゲン化合物を含み、そして、増加した自己バイアスが伴う特に残る高いアスペクト比エッチングのための析出を行っている間は、真空室内圧力は減少し及び/或いは流速は増加する、というところにある。

【0015】戻し冷却が問題となる場合には、前記基盤を真空室内の支持台上に自由な状態で置く、択一的には、基盤を固定し、その温度を、たとえば、-100°Cから100°Cの間となるように制御する。真空室内の温度は、真空室或いはその装備品への凝固を減少するために、ウェハーと同じ温度範囲となるよう真空室に有利に制御する。

【0016】基盤はGaAsであって、この場合、エッチングガスは、特に好ましくは、H或いは不活性ガスを伴うか、或いは、伴わないCl₂、BCl₃、SiCl₄、SiCl₂H₂、ClxCl_y、CxCly、ClxH_yの中の一つ或いは組合せである。Cl₂が特に好適である。析出ガスは、Hを伴うか或いは伴わないC₄H_x、C₄H_xCl_y、C₄H_xCl_yの中の一つ或いは組合せであるか、或いは、不活性ガスである。CH₄或いはCH₂Cl₂が特に好適である。

【0017】本発明は上記に定義した通りであるが、それは上記或いは下記に開示しているいかなる進歩性のある特徴の組合せも含み得るものであると解釈すべきである。

【0018】

【実施例】本発明は、種々の方法によって実施しうるものであって、ここでは、ある特定の実施例を添付図を参照に示がら示す。

【0019】図1は、反応イオンエッチング及び化学的蒸着の両方の使用に連している公知技術における反応室10の概略図である。典型的には、真空室11は、半導体ウェハ13を受ける支持電極12とそれとはスペースを置いた電極14とを連携させる。前記ウェハ13は、クランプ15によって前記支持12に対して押しつけ、一般に、後方冷却手段(図示されていない)により冷却する。

【0020】真空室11は、コイル15aによって囲まれ、真空室11内における電極12と電極14との間にプラズマを誘発するように使用されるRF源16によって供給される。択一的には、マイクロ波出力の供給はプラズマ生成に使用する。いずれの場合においても、プラズマバイアスを生成する必要があるが、それはRF或いはDCのいずれかであり、そして、それをウェハ13へと下降して行くプラズマからのイオンの通路に影響を与えるように支持電極12に接続する。そのような調整可能バイアス手段の一例を17に示す。真空室11は、析出ガス或いはエッチングガスが取り込まれるためのガス吸入口18、及び、ガス状の生成物及び過剰な生成ガスを除去するための排気口19を設けている。RIE或いはCVDのモードのいずれかにあるそのような真空室の操作に関しては当該分野の技術においては良く理解されていることである。

【0021】半導体ウェハ13或いは半導体基盤の表面上に、細長溝、エッチング、バイアス或いは他の形成物をエッチングする場合、通例の実施では、前記基盤の部分露出している開口部を有する光抵抗マスクを析出する。エッチングガスを真空室内に取り込み、そして、可能な限り形成物の側壁にエッチングがないようにするために、エッチング過程が下方向に異方性であることを保証する試みとしていくつものステップが取られている。種々の理由により、真の異方性エッチングを達成することは実際には困難であり、そして、前記側壁上に不順應

材料を析出し、その結果、前記材料が犠牲的にエッチングされるようにするために種々の試みが行われている。現在までに、最も成功しているそのようなシステムは、たぶん、引例04-94114187に記載されているものであり、そのシステムを図2に概略的に示す。前記引例に記載のプロセスでは、連続及び分割的なエッチング及び析出ステップを使用し、そのようにして、最初のエッチングステップの後、側壁を図20に示すようにアンダーカットし、このアンダーカットを析出した不動態層21によって保護する。図2から分かるように、この構成は粗い側壁を生成し、そして、エッチングしたステップが増加するか、或いは、実際にアスペクト比が増加する場合、プロファイル内に湾曲或いは凹入したノッチがあるかもしれない。公知技術の引例には、CFx不動態層の析出についての記載がある。

【0022】出願人は、より滑らかな壁状の形成物、及び、特により質が高く深い及び/或いは高アスペクト比を有する形成物の生成が可能となるように、上記プロセスに対する改良のシリーズを提案する。便宜のため、分節して記載する。

【0023】1. 不動態既に上記で述べたように、前回提案は、CFxの形の不動態層を析出するものである。出願人は、炭素層或いは炭化水素層を用いて側壁を不動態化しており、そしてそれらの層は、相当に高い付着エネルギーを与えるものであるが、それは黒鉛相が少なとも部分的に除去されるように高い自己バイアスの下で析出される場合には特に顕著となる。

【0024】もしこれらのフィルム或いは層を要望通りに、例えば、20eV以上、好適には100eVを超える高い自己バイアスで析出する場合は、高いアスペクト比の形成物の際にはもう一つの重要な利点を有することとなる。というのは、高い自己バイアスは、凹入側壁エッチングを防止するために、エッチングされる形成物のベースに対する下方への析出材料の選別を増加することを保証するからである。

【0025】この選別の影響は、滞留時間を減少させるために、徐々に炉室内圧力を減少させるか及び/或いはガス流速を増加させることにより改良できる。ある構成等では、明瞭に先細りした形成物或いはV型の形成物の生成が達成できるように析出作業を行うことが望ましい。浅く(<20μm)高いアスペクト比の細長溝に関する特別な例では、特徴部の開口部寸法(或いは、重要な寸法)を0.5μmの範囲内とすることができ、この不動態によって形成された炭化水素(H-C)膜は、公知技術である過フッ化炭化水素膜よりも重要な長所を有する。例えば、前記H-Cフィルムは、エッチング処理をドライ-エッチング(酸素プラズマ)処理により完了した後、早急に取り除くことができる。これは、ウェット処理が高いアスペクト比を有する細長溝によって分

離されている共振構造の固着現象に帰着するところのMEMS(マイクロ・エレクトロ・メカニカルシステム)の形成においては特に重要となる。例えば、光学や生物学の分野での顕微鏡に関する他の適用例においては、側壁層を完全に切り除くことは必須である。前記H-Cフィルムは、幅広い範囲のH-C先駆物質(例えば、高分子重量芳香族化合物H-Cを含むCH4、C2H4、C3H6、C4H8、C2H2等)から選択し、析出される。これらは、希ガス及び/或いはH2と混合できる。酸素源ガスを加える(例えば、O2、O2、O2等)ことができ、そして析出の間はフィルムの位相バランスを制御できる。酸素は、より固い相(sp3)を残したまま、黒鉛相(sp2)を取り除く傾向にある。そのようなわけで、存在する酸素の割合は、最終的に析出されるフィルム或いは層の特性に影響する。

【0026】上記で述べているように、H2はH-C先駆物質と混合できる。H2は優先的にシリコンをエッチングし、そして割合を正確に選択した場合、不動態相にある間にホルのベースのエッチングを続行しつつ、側壁不動態が達成できる。

【0027】このための好ましい手続きは、選択したH-C先駆物質(例えば、CH4)をH2と混合し、提案したエッチング手続きに使用する装置内の混合物質を使ってマスク模様のシリコン表面を処理することである。シリコンエッチング速度を、H2内のCH4濃度の関数としてプロットし、そして、そのようなプロットの例を図4に示す。エッチング速度は、CH4の割合の増加と共に、初期の定常状態から、ゼロへと減少して行く以前にピークへと増加することを注記しておく。グラフが、以下のメカニズムを起こしていることを示していることに疑いの余地はない。初期の定常状態部分においては、SiHx反応生成物を形成するためのH2の活動が本質的にエッチングを支配している。H2内のCH4の約10%においては、蒸着のCH4エッチングは(Si(OH)x生成物を形成することにより)重要となり、そしてエッチング速度は増大する。エッチングに起因して、グラフのこの部分上にはネット析出はないが、炭化水素層の析出がこの間を通して行われている。最終的には、ネット析出が生じるCH4の約38%までは前記析出がエッチング処理を支配し始める。

【0028】これら変化特性を異なる2通りの方法で使うことができることが分かった。もし、高い自己バイアスであるか、或いは、高い平均エネルギーがある場合(例えば、例えば100eVを超える)、施した層或いはコーティングは相当に固い。それというのは、コーティングはシリコン基盤よりもエッチングに対してより強い抵抗があるため、減少した黒鉛相や選別はエッチング速度グラフの上昇部分において操作されうからである。そのようなわけで、析出相を通して、シリコンをエッチングすることが可能となる。マスクするか或いは抵抗する

ために100:1を越える選択度を即座に得ることができ、マスク22のイオン衝撃に起因して重大な黒點相の除去がある一方で、イオンの高い方向性は、側壁コーティングが比較的影響を受けないことを意味することを注記しておく。

【0029】前記プロセスは、低平均イオンエネルギーの状態下において、H-C先駆物質のみか或いはH2希釈物のいずれかを伴って、操作できる。後者の場合、前記プロセスを、エッチンググランドの下降部分において操作するのが好適である。その部分とは、CH4にとって18%より大きく、かつ、ネット析出が生じる約38%未満の部分の割合である。典型的には、その範囲は、CH4にとって18%から30%の間に相当する。ポリマー析出の間の平均イオンエネルギーの低い値は、高いマスク選択度を許容するには有意義であると信じられる。これらの低いバイアス条件下では、選択度が、広い不動態析出に対して無限に増大する。よって、もし高い選択度が要求される場合は、低い平均イオンエネルギーの手法が有利となりうる。図5は、上記2実施例を含む条件範囲の下でCH4とH2使用するH-Cフィルムのためのステップパレージ（表面析出に対するステップ高さの50%で測定された側壁析出）を示す。図5は、高いイオンエネルギーはステップパレージを増大するが、低バイアス条件であったとしても、横方向エッチングに対して十分な不動態があることを示している。更に、後者の場合、より高い析出速度は、更にマスク選択度を増加する役目を果たす。低いイオンエネルギーにおける析出速度は、100eVを越えるケースの2要因の内の1つである。

【0030】以上のようなわけで、これらの手法を使用することによって、利用者は、提案する構造に最も最適となるエッチング速度と選択度の組合せを選択できるということが分かる。更に、エッチング速度を増加するため及び/或いはノッチを減少するためにマスク選択度を向上する。図6は、前記プロセスの種々のパラメータがどのように同期するかを示している。図6(d)は、連続かつ不変のコイル出力を示し、一方、図6(e)は、前記エッチング或いは析出ステップを向上するように、コイル出力を切り替え、そして、エッチングの際の出力は、要求されるプロセス動作に依存する析出に対して選択された出力とは異なることを示している。図6(e)は、例を使って、析出している間のより高いコイル出力を示している。

【0031】図6(f)～(i)は、バイアス出力内での似たような変化を示している。図6(f)は、析出フィルムの除去を簡易にするため、エッチングの間は、高バイアス出力を有しており、一方、図6(g)は、平均イオンエネルギーを低く抑えながら、その除去プロセスを助長するために初期のより高い出力パルスを使用することを示している。図6(h)は、エッチング（例え

ば、深い細長溝を伴った）の間に、より高いイオンエネルギーが要求される時のための、図6(f)と図6(g)の組合せである。図6(i)は、析出の間は、バイアスがoff状態であることを示している。

【0032】いずれかのプロセスでは、少なくとも、ガスの許容分離区間は、ガスB(Ppb)の部分圧力内で許容されるガスA(Ppa)の残留部分圧力によって決定される。Ppb内におけるPpaのこの最小値は、特性プロセス速度（エッチング或いは析出）から $Ppa / (Ppa + Ppb)$ の関数として設定する。図8において、ガスAは20% CH4+H2であり、ガスBはSF6である。 $Ppa / (Ppa + Ppb) < 5\%$ においては、プロセスは、実質的に定常状態であることが分かる。典型的な実験条件としては、1.5秒未満の吸い出し時間で十分であり、そして、プラズマを、プロセスステップが2～3秒のオーダーでは、合計サイクル時間の65%に達して維持し、及び、プロセスステップが5秒を越える場合には、合計サイクル時間の80%に達して維持する。適切な同期構成は図7に示す。析出ステップとエッチングステップのガスの混和の回避を望むため、エッチングは吸い出しに先行する。公知技術案（例えば、U.S.A. 4985114）は、プラズマがオン状態とされる前に、長い間に達して、析出ガス流動をオフ状態にするか或いは減少するように提案している。これは、プラズマ出力が、エッチング速度を重大な減少へと導きうる。合計サイクル時間のよつとした部分においてのみオン状態になることを意味する。出願人は、真空室を、少なくとも、いずれかのガス交換の間において吸い出すべきであるが、圧力とガス流動の安定が維持されるように注意しなければならないと提案している。好ましくは、高い応答速度質量流動制御（上昇時間<10ms）及び自動圧力制御（角度変化として安定<300ms）を使用する。

【0033】出願人は、析出ガスによってエッチングが弱められることのないようにするために、必要な吸い出し時間を設定（図8）した。しかしながら、吸い出しは、稼働中の正確なプロセス次第で、エッチングステップ、或いはエッチング及び析出ステップの両方に先行する。そしてまた、吸い出しは、(US4985114に記載されている)微小荷重を減少し、そして下記の通り、高いアスペクト比エッチングに対しても有意義である。

【0034】変化しうるパラメータの多くは、図9(i)に一般的に図示してあるように、傾斜している。前記傾斜は、それらパラメータが、サイクル間において急激に変化するのではなく、振幅或いは周期におけるサイクル毎に、徐々に増加或いは減少することを意味している。吸い出しの場合、傾斜は、下記で議論するように側壁ノッチを減少するか或いは除去しようとするプロセスの開始時に混和を許容するように使用できる。

【0035】典型的なプロセスパラメータは以下の通りである。

【0036】

1. 析出ステップ

CH4ステップ時間: 2~15秒; 好ましくは4~6秒

H2ステップ時間: 2~15秒; 好ましくは4~6秒

コイルrf出力: 600~1kW; 好ましくは800W

バイアスrf出力: 高平均イオンエネルギーケース: 500W~300W
~100Wが好適とされる低平均イオンエネルギーケース: 0W~30W;
好ましくは10W

圧力: 2mTorr ~ 50mTorr; 好ましくは20mTorr

2. エッチングステップ

SF6ステップ時間: 2~15秒; 好ましくは4~6秒

コイルrf出力: 600~1kW; 好ましくは800W

バイアスrf出力: 高平均イオンエネルギーケース: 50W~300W;
好ましくは150W低平均イオンエネルギーケース: 0W~30W;
好ましくは15W

圧力: 2mTorr ~ 50mTorr; 好ましくは30mTorr

2. エッチング/析出関係

出願人は、公知技術の手法は本質的に単純過ぎると結論づけている。というのは、それはある特定なプロセスの間、条件を変化させることも、或いは異なる要求や異なるタイプの形成をも受け入れないためである。更に、公知技術は、深いエッチングの難問に取り組っていない。

【0037】その様なわけで、引例 WO-A-94114187 が教えていることは反対に、出願人は、図2に示してあるような壁の表面粗さを大きく減少できるように、エッチングステップを不動態ステップ或いは析出ステップに重ね合わせることは、しばしば有意義となると信じている。出願人はまた、以前から利用されている剛な連続矩形波ステップは、驚くことに理想からほど遠いものであると結論づけた。多くの場合、エッチング速度の減少が許容されているときは、ステージ間、特に重複が起きているステージ間では滑らかな遷移を利用することが望ましい。以上の様なわけで、好適な一構成としては、位相外となる、好ましくは90°近く位相外となる2つの“波形”を、エッチングガス及び析出ガスのガス流速のために、シフト状に時間と共に変化させることである。側壁粗さは、本質的には増大させた横方向エッチング構成部の現れであるため、前記側壁粗さは、エッチングの前記構成部に制限を加えることにより減少できる。要望する効果は、次の多くの方法: 不動態ステップとエッチングステップ(重複)とを部分的に混合すること; エッチング(ゆえに、対応する不動態)期間を最小化すること; ウェハー温度を減少することによりエッチング生成物揮発度を減少すること; 及び、例えば、付加したO、N、C、CFx、CHxを有するSF6のようなエッチングガスへ不動態要素を加えること、或いは、CFx等により交換されたSF6のような低反応種

類の作用ガスの一つを使ってエッチングガスを交換すること等の内の一方法によって得ることができる。

【0038】出願人は、エッチングや析出のレベル変化が、プロセス内の異なるステージにおいて要望されることも認めた。出願人は、第1サイクル或いは最初の数サイクルの間は、析出区間或いは析出速度を増加するか、或いは、他の適切な手段を取ることによって、向上した析出を有すべきであることを提案している。等しく或いは択一的に、エッチング速度或いは時間は減少しうる。

【0039】既に以前にも簡単に述べたように、形成物或いは細長溝が深くなればなるほど、及び/或いは、アスペクト比が増大すればするほど、材料を析出することは次第に困難となってくる。ガス流速、真空室内圧力、プラズマ出力、バイアス出力、サイクル時間、基底エッチング/析出比率の中で、一つ或いはそれ以上を制御することにより、ふさわしい側壁不動態を伴った良好な異方性エッチングが達成できるように、適切な方法をもって、システムを調整できる。これら及びこれらに関連する手法は、エッチングプロフィールに存在する多くの問題を克服するために利用できる。

a. 側壁ノッチ

側壁“ノッチ”問題は、露出したシリコンエリア(30%未満の低露出エリアにおいてより酷い)に対して特に敏感であり、また、高シリコン平均エッチング速度においても同様に酷い。出願人は、その様なノッチは、初期のエッチング/析出サイクルの間に、エッチング種類の比較的高い温度によって引き起こされると信じている。そのようなわけで、出願人によって適用された解は、第1サイクルの間に、不動態を向上させるか或いはエッチング種類を消滅させるかのいずれかである。後者は、プロセス調整(一つ或いはそれ以上のパラメータを傾斜さ

せる)によるか、或いは、F腐食液に作用するSi, Tl, W等のエッチング種類を(化学反応により)消費する真空中の中にある材料を放置するかのいずれかの方法で達成できる。その様な化学的負荷は、当該消滅が最初の数エッチングステップにおいてのみに必要とされるだけのため、平均エッチング速度を減少させてしまうという欠点を有する。そのようなわけで、プロセス調整の解が有利であると判断される。

【0040】エッチング速度、プロファイル制御、選択性等の他のいづれの側面をも弱めたり或いは劣化させることなく、側壁ノッチを減少/除去することが望ましい。出願人の調査によれば、"エッチング開始時点において、エッチング種類の濃度を減少させる"手法は、それぞれの(複数の)パラメータを図6に示されているように普通の前もって最適化したエッチング条件へと増加した後引き続いて行われる下記のプロセス:

- フッ素担気ガスの導入或いは
- 低コイル出力或いは
- 低エッチサイクル時間(ステップ期間)或いは
- 低エッチガス流動或いは
- 不働態サイクルの間の、上記a~dに対応するパラメータの増加
- 上記のコンビネーション。

【0041】を開始することによって、最良に制御できることを示している。前記増加は、急激(それは、a~fのパラメータの中の、例えば、ステップ変化を使用して)であるか或いは傾斜しているかのいずれかである。これら2手法の結果を公知技術の教えと比較しつつ以下に述べる。

【0042】シリコン細長溝エッチングを行っている間の(公知技術を直接適用することにより生じてくる)問題の本質は、概略的に図3に示し、そして、図10及び図11にSEM's(走査型電子顕微鏡写真)を示す。これらの図は、1.7 μm の初期細長溝開口に対して、ノッチ幅は0.37 μm までである一方、CD損失は1.2 μm (70%)である。そのようなCD損失の値は、実用へはほとんど不適である。

【0043】しかしながら、ノッチした側壁は、初期サイクルのエッチングプロセスの間にプロセスパラメータを変化しうる出願人の方法(例えば、a~f)を使用することにより修正される。もし、急激なステップをプロセスパラメータを変化するために使用するなら、急激な遷移が側壁プロファイルに生成される。図12及び図13のSEM'sは、この事を、異なるプロセスパラメータに対して、図示するものである。図12において、プロセスパラメータにおける遷移は、(8.5 μm エッチング深さ後の)パラメータの変換点における、側壁プロファイルでの急激な遷移であるとして注目される。

(側壁ノッチが除去されていることを注記のこと)図13は、もう一つのプロセスパラメータの急激/ステップ

変化を図示している。ここでは、側壁不働態は、最初の2 μm に対して、明瞭なプロファイル(そして、ノッチ無しである)に帰着するには十分に良質である。減少された不働態の条件が適用された場合、それは、側壁角度における遷移及びノッチの再出現によって特性づけらる。

【0044】"傾斜づけ"パラメータ手法を使用することにより、いかなる急激な遷移をも生じさせることなく;図14のSEMを参照、滑らかな側壁プロファイルを生成すると同様に、ノッチを除去できる。このことは、傾斜無しのプロセスに匹敵するエッチング速度を維持する一方で、滑らかに明瞭なプロファイルかつCD損失無しを有する深さ2 μm の細長溝エッチングを示している。この場合に使用するプロセス条件は図19aに示してある。

b. 深く高いアスペクト比エッチングを行っている間のプロファイル制御

公知技術の教えは、高アスペクト比(>10:1)エッチングが要求されるものに限定されている。ここでは、比較的深いエッチング(>200 μm)に対する限定と解について議論をするが、その議論は、浅くて高いアスペクト比エッチングに対しても、そしてまた、CDの値がたとえ0.5 μm 未満となるような大変低い値にさえも、等しく適用できる。

【0045】高アスペクト比エッチングを識別する基本メカニズムの一つには、エッチング生成物と同様にエッチング(及び不働態)反応先駆物質の拡散がある。不働態ステップに対するこの種の移送現象が調査された。この結果は、深い細長溝のベースに対しての側壁不働態の移送が低圧力で改善しうることを明確に示している。プラテン出力の増加もまたこれを改善するものである;図15を参照。

【0046】グラフは、圧力が減少し、及び、rfバイアス出力が増加する時の、細長溝のベースに対する改善した不働態を示している。このデータは、最初に200 μm 深さの細長溝をエッチングし、それから、不働態ステップだけを使用し、そして走査型電子顕微鏡を使用することにより、深さと共に側壁不働態の変化を測定することによって得られたものである。このことは、エッチング深さと共に不働態の変化を確認し、そして、更に、最適なプロセス条件はエッチ深さと共に変化するということの示唆も支持している。公知技術を、その様な高アスペクト比のプロセスに対して適用する際の限界を、図16のSEMによって示す。注目すべきことには、エッチング比の固定したパラメータプロセスに対する比較的高い不働態は、初期の側壁ノッチに確実に帰着してしまいが、10 μm CDや深さ230 μm の細長溝のエッチングに対してこれを示している。SEM拡大は十分に高くはない。図15に示されている傾向から、要望する高バイアスrf出力と低圧力の条件の下で操作することによ

り、プロファイルを幾分改善することができる。しかしながら、固定パラメータプロセスとして、高バイアス出力と低圧力の条件は、イオンエネルギーが増大すると共に、マスク選択度(100:1以上から10:1未満へと)を重大に劣化させる。急激なパラメータを使用する場合、変化は、図17のSEMに示してあるように、急激な側壁変化に帰着する。次のパラメータを傾斜化することによって、つまり、プラテン出力を増加、圧力を減少、そして、サイクル時間とガス流動を増加することによって、7.5:1を越える適切で高い選択度を維持しつつ、図18を参照、好ましい結果を生み出すことができる。ここに、SEMは深さ295 μm 、12 μm CDの細長溝エッチング(25:1のアスペクト比)を示す。この場合のプロセス条件は、図19bに示す。

【0047】図20は、側壁ノッチを減少するために、初期サイクルにおいて使用する析出ガスとエッチングガスとの同期を示す。典型的な動作条件を図19aに与え、そして、それに関わるSEMを図14に示す。図21は、側壁ノッチ減少の手法の方法による掃気ガスの使用に関する同期を示す。破線は、減少傾向で傾斜化する掃気ガス流速の選択を示す。図9iは、深く高アスペクト比の異方性エッチングを得るための同期を示しているが、示している傾斜化の手法は側壁ノッチの減少にも使用できるが、図18に示す結果を得るために、図19bの条件を使用できる。

【0048】図9iに戻った場合:

1. 当該図は、平均圧力の傾斜を示す。サイクルが析出からエッチングに変化するときに、圧力が低圧力から高圧力へと変化することを注記しておく。圧力の下向き傾斜は、エッチングと不働態の両方サイクルに対しての圧力減少に帰着する。

【0049】2. 当該図は、rfバイアス出力傾斜を示す。バイアスは、サイクルが析出からエッチングに変化するときに、低バイアスから高バイアスへと変化することを注記しておく。これは、上記の圧力変化に同期している。バイアスの上向き傾斜は、この場合、析出にのみ当てはまる。

【0050】3. 当該図は、rfバイアス出力傾斜のもう一つの例を示す。ここでもまた、バイアスは、圧力変化に同期して、サイクルが析出からエッチングに変化するときに、低バイアスから高バイアスへと変化する。バイアスの上向き傾斜は、この場合、析出ステップとエッチングステップの両方に当てはまる。

【0051】図9iは、一般的なパラメータの傾斜を描写している。これらの例は、傾斜しているサイクル時間とステップ時間とをそれぞれ描写するものである。

4. 当該図は、サイクル時間傾斜を示す。前記傾斜では、パラメータ(ガス流速、圧力、rf出力等)の大きさが傾斜づけられていない。ある適用例では、こは、上記の場合における"大きさ"の傾斜づけに対する選択と

して供与する。

5. 当該図は、サイクル時間傾斜を示す。前記傾斜では、パラメータ(ガス流速、圧力、rf出力等)の大きさが傾斜づけられている。パラメータの傾斜は、大きさに関して増加或いは減少し、減少する場合、それはゼロ或いは非ゼロの値へ向かうことを注記しておく。

【0052】3. エッチングガス

適切ないづれのエッチングガスも使用できるが、出願人は、ある特定なガス或いは混合が有益であることを見つけだした。

【0053】そのようなわけで、プロセス速度に影響を及ぼすため、エッチング段階においてはいかなる不働態ガスを有することも好ましくないことが引例 WO-A-94114187の中に示唆されている。しかしながら、出願人は、この手続きは、形成された側壁細長溝の質を大幅に改善することができることと結論づけ、O、N、C、炭化水素、水素-含ハロゲン炭素、及び/或いは、含ハロゲン炭素のような不働態ガスをエッチングしたガスに対して加えることを提案している。同様に、そして同目的のために、エッチングしたガスの化学反応度を減少することが要望され、出願人は、例えば、Cl、Br或いはI等のような、より高い質量のハロゲン化合物と共にCF_xを使用することを提案している。しかしながら、XeF₂や他のエッチングガスを使用するかもしれない。側壁粗さの度合いは、択一的には、サイクル時間を限定することによってもまた減少できる。例えば、エッチングや析出の同期を、7.5秒未満に、好ましくは、5秒未満に限定することが望ましいということが発見されている。

【0054】4. ガリウム磁素と他の材料

前回の提案は、すべて、シリコン内の細長溝の形成についてである。出願人は、適切な不働態を使用することにより、ガリウム磁素や、実際には、他のエッチング可能な材料の異方性エッチングが達成できることを認めている。例えば、ガリウム磁素へのエッチングは、不働態ガス或いはエッチング促進ガスが伴っているか、或いは、伴っていないCl₂を使ってなしうと提案できる。しかし、この手法は、上記に提案した炭素或いは炭化水素不働態を使ってより成功しうると一般には理解されている。もし、従来通りのCF_x化学を利用するなら、エッチング禁止化合物が生成され、そして、それは表面粗さを増大するか或いはエッチングを限定する。ガリウム磁素に対して、低圧力かつ高プラズマ密度反応室を使用するような場合は、低温度が好ましいだろう。適切なエッチング化学物質はすでにこの明細書の前段に記載しているとおりである。

【図面の簡単な説明】

【図1】半導体を処理するための反応室の概略図である。

【図2】公知技術の方法により形成された細長溝の概略図である。

【図3】図2に示されている細長溝の開口部の拡大図である。

【図4】H2内でのCH4の割合に対するシリコンのエッチング速度を示すプロットである。

【図5】異なる平均イオンエネルギーに対して、H2内でのCH4の割合に対するステップカバレッジを示すプロットである。

【図6】ガスと図1の装置のコントロールパラメータとの間で起こりうる種々の同期を示す図式である。

【図7】図6に対応する図式であるが、択一的な動作シナリオを示すものである。

【図8】部分圧力比に対するシリコンのエッチング速度のプロットである。

【図9(i)] 深い異方性プロファイル制御のための傾斜のパラメータの概略的描写を示す。

【図9(ii)] 図9(i)のより一般的な場合の傾斜を示している。

【図10】公知技術に従って形成された細長溝の走査型電子顕微鏡写真である。

【図11】図10の開口部の拡大図である。

【図12と図13】プロセスパラメータに急激な遷移が生じている出願人のプロセスにより形成された細長溝に

対応する走査型電子顕微鏡写真である。

【図14】傾斜したパラメータが使用されている以外は、図12に対応している。

【図15】種々の反応室内圧力におけるRFプラズマ出力に対する折出比を示すプロットである。

【図16】公知技術による高アスペクト比の細長溝の走査型電子顕微鏡写真を示す。

【図17】急激な遷移を持つ出願人のプロセスを使用した場合のそれに対応する走査型電子顕微鏡写真を示す。

【図18】傾斜した遷移を使用している間に、出願人のプロセスにより形成された高アスペクト比の細長溝の走査型電子顕微鏡写真である。

【図19(a)と図19(b)] 図14と図18のそれぞれに示されている細長溝に対して使用されたプロセス条件を示す表である。

【図20】出願人のプロセスの初期サイクルの間おける折出ガス及びエッチングガスの同期を示す図式である。

【図21】掃気ガスを使用することによる図20に対する択一的な手法を示す図式である。

【符号の説明】

18…ガス導入口

19…ガス排出口

【図1】

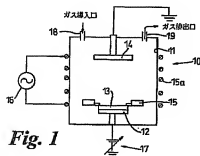


Fig. 1

【図2】

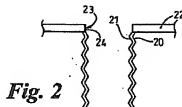


Fig. 2

【図3】

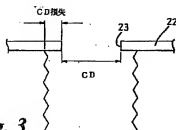


Fig. 3

【図4】

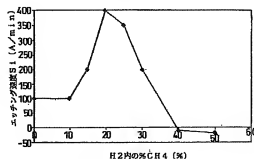
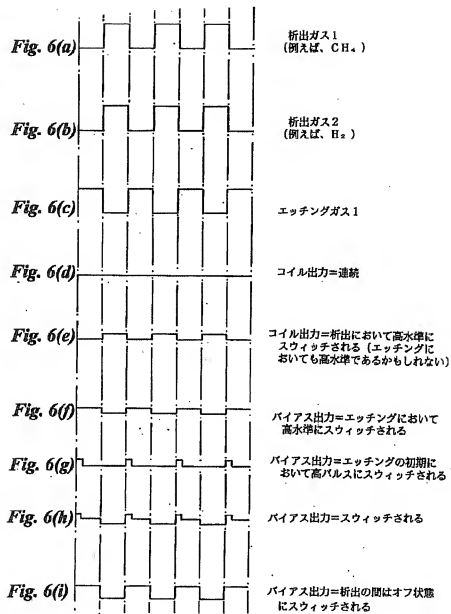


Fig. 4

【図6】



【図7】

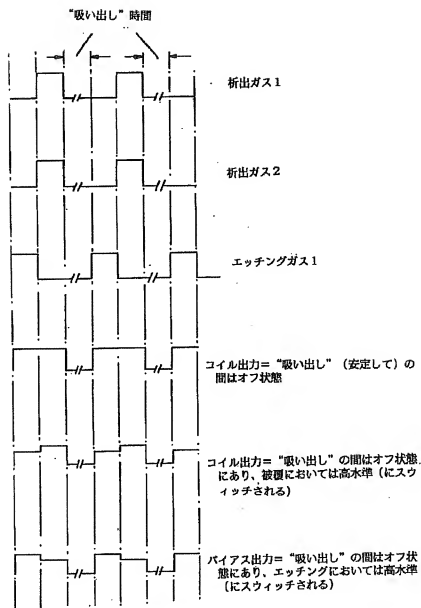
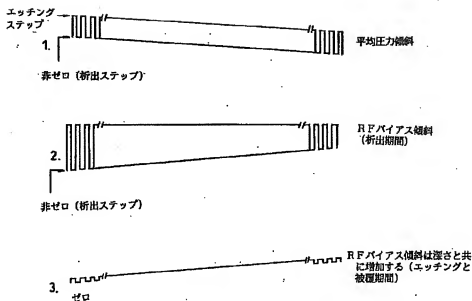
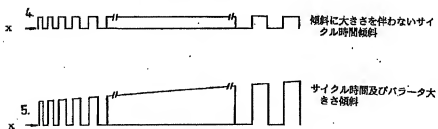
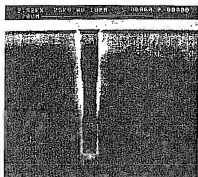


Fig. 7

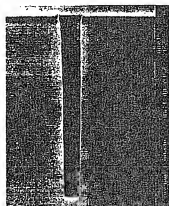
【図9】

**Fig. 9(i)****Fig. 9(ii)**

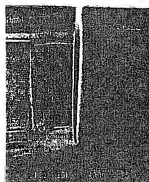
【図12】

*Fig. 12*

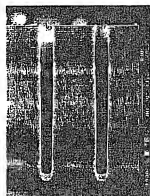
【図14】

*Fig. 14*

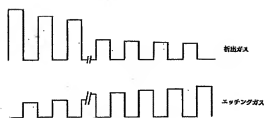
【図16】

*Fig. 16*

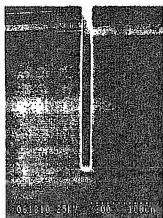
【図17】

*Fig. 17*

【図20】

*Fig. 20*

【図18】

*Fig. 18*

【図19】

エッチングステップ					新出ステップ				注釈
厚さ (mm)	時間 (s)	電力 (m Torr)	コイル出力 (W)	プラズマ出力 (W)	厚さ (mm)	電力 (m Torr)	コイル出力 (W)	プラズマ出力 (W)	
50	13	25	600	12	7	38	600	0	(R) (S) = 絶縁されたパラメータ
130	35	35	10	16	85	7	15	0	

厚さ130mm = 10分
絶縁は最初の10分のみ行われることを意味する

Fig. 19(a)

エッチングステップ					新出ステップ				注釈
厚さ (mm)	時間 (s)	電力 (m Torr)	コイル出力 (W)	プラズマ出力 (W)	厚さ (mm)	電力 (m Torr)	コイル出力 (W)	プラズマ出力 (W)	
80	12	35	600	10	7	20	600	0	(R) (S) = 絶縁されたパラメータ
130	25	25	12	16	15	15	5	5	

絶縁時間 = 90分
エッチング時間 = 250分

Fig. 19(b)

【手続補正書】

【提出日】平成9年12月3日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】図面の簡単な説明

【補正方法】変更

【補正内容】

【図面の簡単な説明】

【図1】半導体を処理するための反応室の概略図である。

【図2】公知技術の方法により形成された細長溝の概略図である。

【図3】図2に示されている細長溝の開口部の拡大図である。

【図4】H2内でのCH4の割合に対するシリコンのエッチング速度を示すプロットである。

【図5】異なる平均イオンエネルギーに対して、H2内でのCH4の割合に対するステップカバレッジを示すプロットである。

【図6】ガスと図1の装置のコントロールパラメータとの間で起こりうる種々の同期を示す図式である。

【図7】図6に対応する図式であるが、択一的な動作シナリオを示すものである。

【図8】部分圧力比に対するシリコンのエッチング速度のプロットである。

【図9】(i)は、深い異方性プロファイル制御のためのパラメータ傾斜の概略的描写を示す。(ii)は、(i)のより一般的な傾斜を示している。

【図10】公知技術に従って形成された細長溝の走査型

電子顕微鏡写真である。

【図11】図10の開口部の拡大図である。

【図12と図13】プロセスパラメータに急激な遷移が生じている出願人のプロセスにより形成された細長溝に対応する走査型電子顕微鏡写真である。

【図14】傾斜したパラメータが使用されている以外、図12に対応している。

【図15】種々の反応室内圧力におけるRFプラズマ出力に対する折出比を示すプロットである。

【図16】公知技術による高アスペクト比の細長溝の走査型電子顕微鏡写真を示す。

【図17】急激な遷移を持つ出願人プロセスを使用した場合のそれに対応する走査型電子顕微鏡写真を示す。

【図18】傾斜した遷移を使用している間に、出願人のプロセスにより形成された高アスペクト比細長溝の走査型電子顕微鏡写真である。

【図19】(a)は、図14の走査型電子顕微鏡写真により示されている細長溝を形成するために設定されたプロセス条件を示している。(b)は、図18の走査型電子顕微鏡写真により示される細長溝を形成するために設定されたプロセス条件を示している。

【図20】出願人のプロセスの初期サイクルの間における折出ガス及びエッチングガスの同期を示す図式である。

【図21】排気ガスを使用することによる図20に対する択一的な手法を示す図式である。

【符号の説明】

18…ガス導入口

19…ガス排出口

【手続補正書】

【提出日】平成9年12月3日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】図8

【補正方法】変更

【補正内容】

【図8】部分圧力比に対するシリコンのエッチング速度を示すプロットである。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】図20

【補正方法】変更

【補正内容】

【図20】出願人のプロセスの初期サイクルの間における折出ガス及びエッチングガスの同期を示す図式である。

フロントページの続き

(72)発明者 ヒューマ アシュラフ
イギリス国 エヌビー9 4エルティー
ニューボート サウスヴィル ロード 14

(72)発明者 ババック カムゼボー
イギリス国 シーヴィ3 2ビーティー
コヴェントリー アッシュダウン クロー
ズ 34

(72)発明者 ジャネット ホフキンズ
イギリス国 エヌビー8 1ビービー ク
リックホーウェル アッパー ハウス フ
アーム 29

(72)発明者 アラン マイケル ハインズ
イギリス国 シーエフ1 9エルエル カ
ーディフ カシードラル ロード 68
(72)発明者 マーティン エドワード ライアン
イギリス国 エヌビー8 1ビービー ク
リックホーウェル アッパー ハウス フ
アーム 29

【外国語明細書】

1. Title of Invention

Method of surface Treatment of Semiconductor substrates

2. Claims

1. A method of depositing a side wall passivation layer on an etched feature in a semiconductor substrate, comprising placing the substrate in a vacuum chamber, striking a plasma, and introducing a hydrocarbon deposition gas to deposit a carbon or hydrocarbon layer.

2. A method as claimed in claim 1 comprising introducing H_2 with the hydrocarbon deposition gas to etch the substrate during the deposition, determining the percentage of hydrocarbon gas in H_2 at which at least two of the following occurs:

- (a) the etch rate begins to rise from a generally steady state
- (b) the etch rate peaks
- (c) the etch rate falls to zero

and subsequently performing the method of claim 1 with a hydrocarbon gas/ H_2 mix which lies between a pair of (a), (b) or (c).

3. A method as claimed in claim 1 wherein the mean ion energy >100 eV and the mix percentage lies between (a) and (b).

4. A method as claimed in claim 3 wherein the mean ion energy is <30 eV and the percentage lies between (b) and (c).

5. A method as claimed in any one of the preceding claims wherein the hydrocarbon gas is one or a combination of: CH_4 , C_2H_4 , C_2H_6 , C_4H_8 or C_2H_2

6. A method as claimed in any one of the preceding claims wherein the deposition gas includes O, N or F elements.

7. A method as claimed in any one of the preceding claims wherein the deposited layer is Nitrogen and/or Fluorine doped.

8. A method of etching a trench in a semi-conductor substrate including alternately etching and depositing a passivation layer wherein the deposition step is as claimed in any one of claims 1 to 7.

9. A method of etching as claimed in claim 8 wherein the etching and deposition steps overlap.

10. A method as claimed in claim 8 or 9 wherein the etching and deposition gases are mixed.

11. A method as claimed in any one of claims 8 to 10 including pumping out the chamber between etching and deposition and/or between the deposition and etching.

12. A method as claimed in claim 11 wherein the pump out continues until

$$P_{pa}$$

$$< x$$

$$P_{pa} + P_{pb}$$

wherein P_{pa} is the partial pressure of the gas (A) used in the preceding step,

P_{pb} is the partial pressure of the gas (B) to be used in the subsequent step,

and

x is the percentage at which the process rate of the process associated with gas (A) drops off from an

essentially steady state.

13. A method as claimed in any one of claims 8 to 12 wherein the etching and deposition gas flows are continuously or abruptly variable.

14. A method as claimed in claim 13 wherein one or more of the following parameters: gas flow rates, chamber pressure, plasma power, substrate bias, etch rate, deposition rate cycle times and etching/deposition ratio varies periodically with time, for example as a sinusoidal, square, or saw tooth waveform or a combination of these.

15. A method as claimed in claims 14 wherein the amplitude of the parameters is variable within a cycle or as between cycles.

16. A method as claimed in claim 14 or 15 wherein the variations are ramped.

17. A method as claimed in any one of claims 8 to 16 wherein the etch rate is reduced and/or the deposition rate is enhanced during at least the first cycle or for up to at least the first few cycles.

18. A method as claimed in any one of claims 8 to 17 including depositing a mask having openings prior to etching.

19. A method as claimed in claim 14 wherein the mask is enhanced by or is itself deposited by the passivation process of claims 1 to 5.

20. A method as claimed in any one of claims 8 to 19 wherein the etch and/or depositions have periods of less than 7.5 secs or 5 secs.

21. A method as claimed in any one of claims 8 to 20 wherein the etch gas is CF_x or XeF_2 .
22. A method as claimed in any one of claims 8 to 21 wherein the etch gas includes one or more higher atomic mass halides.
23. A method as claimed in any one of claims 8 to 22 wherein the chamber pressure is reduced and/or the flow rate is increased during deposition.
24. A method as claimed in any one of claims 8 to 23 wherein the substrate rests freely on a support in the chamber to be heated to equilibrium by the plasma.
25. A method as claimed in any one of claims 8 to 24 wherein the substrate is maintained at between $-100^\circ C$ and $100^\circ C$.
26. A method as claimed in any one of claims 8 to 25 wherein the substrate is GaAs, GaP, GaN, GaSb, SiGe, Ge, Mo, W or Ta.
27. A method as claimed in claim 26 wherein the etch gas is one or a combination of Cl_2 , BCl_3 , $SiCl_4$, $SiCl_2H_2$, CH_2Cl_2 , C_2H_5Cl , or CH_4 with or without H or an inert gas.
28. A method as claimed in claim 26 or claim 27 wherein the deposition gas is one or a combination of CH_4 , CH_2Cl_2 , or C_2H_5Cl with or without H, or an inert gas.

3. Detailed Description of the Invention

This invention relates to methods for treatment for semiconductor substrates and in particular, but not exclusively, to methods of depositing a sidewall passivation layer on etched features and methods of etching such features including the passivation method.

It is known to etch anisotropically trenches or recesses in silicon using methods which combine etching and deposition. The intention is to generate an anisotropic etch, whilst protecting the sidewalls of the trench or recess formed by laying down a passivation layer.

Such methods are for example shown in US-A-4579623, EP-A-0497023, EP-A-0200951, WO-A-94114187 and US-A-4985114. These all describe either using a mixture of deposition and etching gases or alternate etching and deposition steps. The general perception is that mixing the gases is less effective because the two processes tend to be self cancelling and indeed the prejudice is towards completely alternate steps.

Other approaches are described in EP-A-0383570, US-A-4943344 and US-A-4992136. All of these seek to maintain the substrate at a low temperature and at first, somewhat unusually, uses burst of high energy ions during etching to remove unwanted deposits from the sidewalls.

The continuous trend in semiconductor manufacture is for features of ever increasing aspect ratio, whence the sidewall profile and the surface roughness on the sidewalls,

becomes more significant the smaller the width of the feature. Current proposals tend to produce a characteristically notched sidewall with poor CD control, reentrant sidewall profile as well as rough sidewalls and/or bases to the formations and depending on the process being run. The manifestation of these various problems depends on the application and the respective processing requirements; silicon exposed area (unmasked substrate area), etch depth, aspect ratio, sidewall profile, substrate topography.

The method of this invention, in at least some embodiments, addresses or reduces these various problems.

From one aspect the invention consists in a method of depositing a sidewall passivation layer on an etched feature in a semiconductor substrate, comprising placing the substrate in vacuum chamber, striking a plasma and introducing a hydrocarbon deposition gas to deposit a carbon or hydrocarbon layer.

This is in contrast to previous proposals which have deposited layers of the form CF_x .

In a preferred arrangement the deposition gas includes H_2 , for example H_2 may be introduced with the deposition gas and the method may include determining the percentage of hydrocarbon gas in H_2 at which at least two of the following occurs:

- (a) the etch rate begins to rise from a generally steady state
- (b) the etch rate peaks
- (c) the etch rate falls to zero

and subsequently performing the method of claim 1 with a hydrocarbon gas/ H_2 mix which lies between a pair of (a), (b) or (c). In another preferred arrangement the deposition gas includes O, N or F elements and the deposited layer may be self biased in one arrangement to a relatively low voltage (to allow the ions to become accelerated to energies of several eV (± 20 eV)). In this case a mix percentage between (b) and (c) may be used. In another arrangement the ion energies are as high as several hundred eV in which case a mix percentage between (a) and (b) may be used.

The invention further consists in a method of etching a feature in a semiconductor substrate including alternatively etching and depositing a passivation layer wherein the deposition step is as defined above.

The prior art teaches the benefit of totally segregated etch and deposition steps. Alternatives to this, which address some of the aforementioned limitations are presented. The etching and deposition steps may overlap and etching and deposition gases may be mixed.

The method may include pumping out the chamber between etching and deposition and/or between deposition and etching, in which case the pump out may continue until

$$P_{pa}$$

$$< x$$

$$P_{pa} + P_{pb}$$

wherein P_{pa} is the partial pressure of the gas (A) used in the preceding step,

P_{pb} is the partial pressure of the gas (B) to be

used in the subsequent step,

and

x is the percentage at which the process rate of the process associated with gas (A) drops off from an essentially steady state.

Depending on the precise process requirements and problems encountered with the prior art, the gases may be continuously or abruptly variable and indeed one or more of the following parameters: the gas flows rates, chamber pressure, plasma power, substrate bias and etching/deposition rate may vary periodically with the time for example as a sinusoidal, square or sawtooth wave form or a combination of these. For example the deposition and etching gases may be supplied so that their flow rates are sinusoidal and out of phase. The amplitude of any of these parameters may be variable within cycles and as between cycles. Benefits of the various approaches are given with typical processing conditions for a number of exemplary applications. In the particular case of CD (critical dimension) loss, initial 'notch' reduction is essential. When the silicon exposed area is relatively low ($\leq 20\%$) and the corresponding etch rate is high, one solution that is preferred is that the deposition rate is enhanced and/or the etch is reduced during at least the first cycle and in appropriate circumstances in the first few cycles for example in the second to fourth cycles.

Other advantageous features of the method are that the etch and/or deposition steps may have periods of less than

7.5 seconds or even 5 seconds to reduce surface roughness; the etch gas may be CF_4 and may include one or more high atomic mass halides to reduce spontaneous etch; and the chamber pressure may be reduced and/or the flow rate increased during deposition particularly for shallow high aspect ratio etching where it may be accompanied by increased self bias.

The substrate may rest freely on a support in the chamber when back cooling would be an issue. Alternatively the substrate may be clamped and its temperature may be controlled, to lie, for example, in the range $-100^\circ\text{C} < 100^\circ\text{C}$. The temperature of the chamber can also advantageously be controlled to the same temperature range as the wafer to reduce condensation on to the chamber or its furniture.

The substrate may be GaAs and in this case the etch gas may particularly preferably be one or a combination of Cl_2 , BCl_3 , $SiCl_4$, $SiCl_2H_2$, CH_3Cl , C_2Cl_2 , or C_2H_4 with or without H or an inert gas. Cl_2 is particularly preferred. The deposition gas may be one or a combination of CH_4 , CH_2Cl_2 or C_2Cl_2 with or without H, or an inert gas. CH_4 or CH_2Cl_2 are particularly preferred.

Although the invention has been defined above it is to be understood that it includes any inventive combination of the features set out above or in the following description.

The invention may be performed in various ways and a specific embodiment will now be described by way of example, with reference to the accompanying drawings in which:

Figure 1 illustrates schematically a prior art reactor chamber 10, which is suitable for use both in reactive ion etching and chemical vapour deposition. Typically a vacuum chamber 11 incorporates a support electrode 12 for receiving a semiconductor wafer 13 and a further spaced electrode 14. The wafer 13 is pressed against the support 12 by a clamp 15 and is usually cooled, by backside cooling means (not shown).

The chamber 11 is surrounded by a coil 15a and fed by a RF source 16 which is used to induce a plasma in the chamber 11 between the electrodes 12 and 14. Alternatively a microwave power supply may be used to create the plasma. In both cases there is a need to create a plasma bias, which

can be either RF or DC and can be connected to the support electrode 12 so as to influence the passage of ions from the plasma down on to the wafer 13. An example of such an adjustable bias means is indicated at 17. The chamber is provided with a gas inlet port 18 through which deposition or etched gases can be introduced and an exhaust port 19 for the removal of gaseous process products and any excess process gas. The operation of such a reactor in either the RIE or CVD modes is well understood in the art.

When etching trenches, etches, vias or other formations on the surface of a semiconductor wafer or substrates, the usual practice is to deposit a photo-resist mask with openings revealing portions of the substrate. Etched gases are introduced into the chamber and a number of steps are then taken to attempt to ensure that the etching process is anisotropic in a downward direction so that there is as little etching of the sidewalls of the formation as possible. For a variety of reasons it is difficult in practice to achieve true anisotropic etching and various attempts are made to deposit passivating materials onto the sidewalls so that the material can be sacrificially etched. The most successful to date of such systems is probably that described in WO-A-94114187 and this system is schematically illustrated in Figure 2. The process described in that document uses sequential and discrete etch and deposition steps so that after the first etched step the sidewalls are undercut as shown at 20 and this undercut is then protected by a deposited passivation layer 21. As can be seen from

Figure 2 this arrangement produces a rough sidewall and as the etched steps increase, or indeed the aspect ratio increases, there can be bowing or re-entrant notching in the profile. The prior art documents describe the deposition of CF_x passivation layers.

The Applicant proposes a series of improvements to such processes to enable the formation of more smooth walled formations and particularly better quality deep and/or high aspect ratio formations. For convenience the description will therefore be divided into sections.

1. Passivation

As has been mentioned above previous proposals deposit a passivation layer of the form CF_x . The Applicants propose passivating the sidewalls with carbon or hydrocarbon layers which will provide significantly higher bond energies, particularly if deposited under high self-bias so that the graphitic phase is at least partially removed.

If these films or layers are also desirably deposited at high self biases eg. 20eV upwards and preferably over 100 eV, there is an additional significant advantage when it comes to high aspect ratio formations, because the high self-bias ensures that the transport of the depositing material down to the base of the formation being etched is enhanced to prevent re-entrant sidewall etching. This transportation effect can also be improved by progressively reducing the chamber pressure and/or increasing the gas flow rate, so as to reduce the residence time. In some

arrangements it may be desirable to drive the deposition to such an extent that a positively tapered, or v-shaped formation is achieved. In the particular case of shallow ($<20\mu\text{m}$) high aspect ratio trenches, the feature opening size (or critical dimension) can be in the $<0.5\mu\text{m}$ range.

The hydrocarbon (H-C) films formed by this passivation have significant advantages over the prior art fluorocarbon films.

The H-C films can for example be readily removed after etching processing has been completed by dry ashing (oxygen plasma) treatment. This can be particularly important in the formation of MEMS (micro-electro-mechanical systems) where wet processing can result in sticking of resonant structures which are separated by high aspect trenches. In other applications, eg. optical or biomedical devices, it can be essential to remove completely the side wall layer.

The H-C films may be deposited from a wide range of H-C precursors (eg. CH_4 , C_2H_4 , C_3H_4 , C_4H_4 , C_2H_2 , etc. including high molecular weight aromatic H-C's). These may be mixed with noble gases and/or H_2 . An oxygen source gas can also be added (eg CO , CO_2 , O_2 etc.) can be used to control the phase balance of the film during deposition. The oxygen will tend to remove the graphitic phase (sp^2) of the carbon leaving the harder (sp^3) phase. Thus, the proportion of oxygen present will affect the characteristics of the film or layer, which is finally deposited.

As has been mentioned above H_2 can be mixed in with the H-C precursor. H_2 will preferentially etch silicon and if

the proportions are correctly selected, it is possible to achieve side wall passivation, whilst continuing the etching of the base of the hole during passivation phase.

The preferred procedure for this is to mix the selected H-C precursor (eg. CH_4) with H_2 and process a mask patterned silicon surface with the mixture in the apparatus, which is to be used for the proposed etch procedure. The silicon etch rate is plotted as a function of CH_4 concentration in H_2 , and an example of such a plot is shown in Figure 4. It will be noted that the etch rate increases from an initial steady state with increasing percentage of CH_4 to a peak before decreasing to zero.

It is believed the graph illustrates the following mechanisms taking place. In the initial steady state portion the etch is essentially dominated by the action of H_2 to form SiH_x reaction products. At around 10% of CH_4 in H_2 , the CH_4 etching of the substrate becomes significant (by forming $\text{Si}(\text{CH}_x)_y$ products) and the etch rate increases. Deposition of a hydrocarbon layer is taking place throughout although due to the etching there is no net deposition on this part of the graph. Eventually, the deposition begins to dominate the etching process until at around 38% for CH_4 , net deposition occurs.

It has been determined that these varying characteristics can be utilised in two different ways. If high self bias or there is high mean ion energy, eg. $>100\text{eV}$, the layer or coating laid down is relatively hard because the reduced graphitic phase and the process can be operated

in the rising portion of the etch rate graph, because the coating is much more resistant to etching, than the silicon substrate. It is thus possible to etch the silicon throughout the deposition phase. Selectivities exceeding 100:1 to mask or resist are readily achieved. It should particularly be noted that, whilst there is a significant removal of the graphitic phase due to ion bombardment of the mask 22, the high directionality of the ions means that the side wall coating is relatively untouched.

The process can also be operated at low mean ion energies either with a H-C precursor alone or with H_2 dilution. In that latter case it is preferred that the process is operated in the descending part of the etch graph. ie. for CH_4 at a percentage >18% but <38% when net deposition occurs. Typically the range for CH_4 would be 18% to 30%.

The low values of mean ion energy during the polymer deposition are believed to be beneficial in allowing high mask selectivities. Under these lower rf bias conditions, the selectivity increase to infinity over a wide passivation deposition window. So if high selectivity is required, the low mean ion energy approach offers advantages. Figure 5 illustrates the step coverage (side wall deposition measured at 50% of the step height versus surface deposition) for H-C films using CH_4 and H_2 under a range of conditions including the two embodiments described above. Figure 5 shows that high ion energies increase the step coverage, but even with low bias conditions, there is sufficient passivation to

protect against lateral etching. Further, in this latter case the higher deposition rate serves further to enhance the mask selectivity. The deposition rate at low ion energies is a factor of two greater over the 100ev case.

It will thus be appreciated that by using these techniques the user can essentially select the combination of etch rate and selectivity, which most suits his proposed structure. Further the enhancement of mask selectivity can be used to either increase the etch rate and/or reduce the notching.

Figure 6 illustrates how various parameters of the process may be synchronised. 6d shows continuous and unchanging coil power, whilst at 6e the coil power is switched to enhance the etch or deposition step and the power during etch may be different to that selected for deposition depending on the process performance required. 6e, by way of example, illustrates a higher coil power during deposition.

6f to i show similar variations in bias power. 6f has a high bias power during etch to allow ease of removal of the passivation film, whilst 6g illustrates the use of an initial higher power pulse to enhance this removal process, whilst maintaining the mean ion energy lower, with resultant selectivity benefits. 6h is a combination of 6f and 6g for when the higher ion energies are required during etching (eg. with deep trenches). 6i simply shows that bias may be off during deposition.

In some processes, at least, the acceptable segregation

period of the gases is determined by the residual partial pressure of gas A (Ppa) which can be tolerated in the partial pressure of gas B (Ppb). This minimum value of Ppa in Ppb is established from the characteristic process rate (etch or deposition) as a function of $Ppa/(Ppa + Ppb)$.

In Figure 8, Gas A is 20% $CH_4 + H_2$, whilst gas B is SF_6 . It will be seen that where $Ppa/(Ppa + Ppb) < 5\%$, the process rate is substantially steady state. For typical practical conditions a pump out time of less than 1.5 seconds will suffice and a plasma can be maintained for over 65% of the total cycle time where the process steps are of the order of 2 to 3 secs and over 80% when the steps are over 5 seconds long. A suitable synchronisation arrangement is shown in Figure 7. It will be noted that the etch precedes the pump out as it is desirable to prevent a mixing of the deposition and etch step gases. Prior art proposals (eg. U.S.A. 4985114) propose switching off or reducing deposition gas flow for a long period before the plasma is switched on. This can mean that the plasma power is on only for a small portion of the total cycle times leading to a significant reduction in etch rate. The Applicants propose that the chamber should be pumped out between at least some of the gas changeovers, but care must be taken to maintain pressure and gas flow stabilisation. Preferably high response speed mass flow controllers (rise times 100ms) and automatic pressure controllers (angle change and stabilise in 300 ms) are used.

The Applicants have established (see Figure 8) that the

pump out time period necessary to avoid the etch being compromised by the deposition gases. However pump out could precede the etch step or both etch and deposition step depending on the precise process being run. Pump out also reduces micro-loading (which is described in USA 4985114) and is beneficial high aspect ratio etching as described below.

Many of the parameters, which are varied can be 'ramped' as general illustrated in Figure 9(ii). This means that they progressively increase or decrease cycle by cycle in amplitude or period, rather than changing abruptly between cycles. In the case of the pump out, ramping can be used to allow mixing at the start of the process allowing sidewall notching to be reduced or eliminated as discussed below.

Typical process parameters are as follows:

1. Deposition step

CH ₄ step time:	2-15 seconds ; 4-6 seconds preferred
H ₂ step time:	2-15 seconds ; 4-6 seconds preferred
Coil rf power:	600W-1kW ; 800W preferred
Bias rf power:	High mean in energy case: 500W-300W-100W preferred Low mean in energy case: 0W-30W-10W preferred
Pressure:	2 mTorr-50 mTorr; 20 mTorr preferred

2. Etch Step

SF ₆ step time:	2-15 seconds ; 4-6 seconds preferred
----------------------------	--------------------------------------

Coil rf power: 600W-1kW - 800W preferred
Bias rf power: High mean ion energy case: 50W-300W;
150W preferred
Low mean ion energy case: 0W-30W; 15W
preferred
Pressure: 2 mTorr-50 mTorr; 30 mTorr
preferred.

2. Etch/Deposition Relationship

The Applicant has determined that the prior art approaches are essentially too simplistic, because they neither allow for changing conditions during a particular process nor for the different requirements or different types of formation. Further the prior art does not address the difficulties of deep etching.

Thus contrary to the teaching of WO-A-94114187 the Applicant believes that it will often be beneficial to overlap the etch and passivation or deposition steps so that the surface wall roughness indicated in Figure 2 can be significantly reduced. The Applicant has also established that surprisingly the rigid sequential square wave stepping which has previously been used is far from ideal. In many instances, it will be desirable to use smooth transitions between the stages, particularly where overlap occurs, when reduction of the etch rate is acceptable. Thus one preferred arrangement is for the gas flow rates of the etch and deposition gases to vary with time in a sinusoidal

manner the two "wave forms" being out of phase, preferably by close to 90°. As the sidewall roughness is essentially a manifestation of the enhanced lateral etch component, it can be reduced by limiting this component of the etch. The desired effect can be obtained in one of a number of ways: partially mixing the passivation and etch steps (overlapping); minimising the etch (and hence corresponding passivation) duration; reducing the etch product volatility by reducing the wafer temperature; adding passivation component to the etch gas e.g. SF_6 with added O, N, C, CF_4 , CH_4 , or replacing the etch gas with one of lower reactive species liberating gas such as SF_6 replaced by CF_4 etc.

The Applicant has also appreciated that changes in the levels of etching and deposition are desirable at different stages within the process. The Applicants propose that the first cycle or the first few cycles should have an enhanced deposition by increasing the period of deposition, the deposition rate, or any other suitable means. Equally or alternatively the etch rate or time can be reduced.

As has briefly been indicated before, it also can become progressively more difficult to deposit material as the formation or trench gets deeper and/or the aspect ratio increases. By controlling the amplitude of one or more of the gas flow rates, chamber pressure, plasma power, biasing power, cycle time, substrate etching/deposition ratio, the system can be tuned in an appropriate manner to achieve good anisotropic etching with proper sidewall passivation.

These and related techniques can be utilised to

overcome a number of problems in the etch profilé:

a. Sidewall Notching

The 'sidewall notching' problem is particularly sensitive to the exposed silicon area (worse at low exposed areas <30%) and is also correspondingly worse at high silicon mean etch rates. The Applicants believe such notching to be caused by a relatively high concentration of etch species, during the initial etch/deposition cycles. Therefore the solutions adopted by the Applicants are to either enhance the passivation or quench etch species during the first cycles. The latter can be achieved either by process adjustment (ramping one of more of the parameters) or by placing a material within the reactor which will consume (by chemical reaction) the etch species, such as Si, Ti, W etc. reacting with the F etchant. Such chemical loading has the drawback of reducing the mean etch rate, as the quenching is only necessary for the first few etch steps. Thus, process adjustment solutions are considered superior.

It is desirable to reduce/eliminate the sidewall notching without compromising or degrading any of the other aspects of the etch, such as etch rate, profile control, selectivity etc. Investigations by the Applicants have shown the approach of 'reducing the etch species concentration at the start of etch' is best controlled by beginning with process with:

a. fluorine scavenging gas introduction or

- b. low coil power or
- c. low etch cycle time (step duration) or
- d. low etch gas flow or
- e. an increase of the corresponding parameters a to d above during the passivation cycle
- f. a combination of the above.

followed by increasing the respective parameter(s) to normal pre-optimised etch conditions such as are illustrated in Figure 6. The increase can either be abrupt (that is using say a step change in the a to f parameters) or ramped. The results of these two approaches are now presented, in comparison to the teachings of the prior art.

The nature of the problem (resulting from directly applying the prior art) during a silicon trench etch is shown in Figure 3 schematically and in the SEM's (scanning electron micrographs) shown in Figure 10 and 11. These Figures show that for a $1.7\mu\text{m}$ initial trench opening the CD loss is $1.2\mu\text{m}$ (70%), whilst the notch width is up to $0.37\mu\text{m}$. Such values of CD loss are unacceptable for the majority of applications.

However by using the Applicants method (eg. a to f.), of varying the process parameters during the initial cyclic etch process, the notched sidewall can be modified. If abrupt steps are used to vary the process parameters, abrupt transitions are produced in the sidewall profiles. The SEMs in Figures 12 and 13 illustrate this for different process parameters. In Figure 12, the transition in the process

parameters is clearly marked as an abrupt transition in the sidewall profile at the point of parameter change (after $8.5\mu\text{m}$ etch depth). (Note that the sidewall notches have been eliminated.) Figure 13 illustrates yet another process parameter abrupt/step change. Here the sidewall passivation is high enough to result in a positive profile (and no notching) for the first $2\mu\text{m}$. When the reduced passivation conditions are applied, it is characterised by the transition in sidewall angle and reappearance of the notching.

By using the 'ramped' parameter approach, the notching can be eliminated, as well as producing a smooth sidewall profile without any abrupt transition, see the SEM in figure 14. This shows a $22\mu\text{m}$ deep trench etch, with a smooth positive profile and no CD loss, whilst maintaining etch rate comparable to the non-ramped high underact process. The process conditions used in this case are given in Figure 19a.

b. Profile control during deep high aspect ratio etching

The teachings of the prior art are limited where high aspect ratio ($>10:1$) etching is required. Whilst the limitations and solutions are discussed here for relatively deep etching ($>200\mu\text{m}$), there is equal relevance for shallow high aspect ratio etching, even for very low values of CD, such as $<0.5\mu\text{m}$.

One of the basic mechanisms, that distinguishes high aspect ratio etching, is the diffusion of the etching (and passivation) reactive precursors as well as etch products.

This species transport phenomenon was investigated for the passivation step. The results show clearly that the transport of sidewall passivation species to the base of deep trenches is improved at low pressure. Increasing platen power also improves this, see Figure 15. The graph illustrates the improved passivation towards the base of the trench as the pressure decreases and the rf bias power increases. This data was obtained by firstly etching 200 μ m deep trenches, then using the passivation step only and measuring the variation of sidewall passivation with depth using an SEM. This supports the variation of passivation with etch depth, and further supports the suggestion that the optimum process conditions vary with etch depth.

The limitations of applying the prior art for such a high aspect ratio process is shown by the SEM in figure 16. It should be noted that this relatively high passivation to etch ratio fixed parameter process still does result in initial sidewall notching, but the SEM magnification is not sufficiently high to show this for the 10 μ m CD, 230 μ m deep trench etch. From the trends shown in Figure 15, the profile can be somewhat improved by operating at under the desired high bias rf power and low pressure conditions. However as a fixed parameter process, the high bias and low pressure conditions significantly degrades the mask selectivity (from >100:1 to <20:1) as the ion energy is increased. Using an abrupt parameter variation results in a corresponding abrupt sidewall change, as shown by the SEM in Figure 17. Ramping the following parameters: increasing

platen power, decreasing pressure, increasing cycle times and gas flows; does produce the desired results whilst maintaining reasonably high selectivities $>75:1$, see Figure 18. Here the SEM shows a $295\mu\text{m}$ deep, $12\mu\text{m}$ \square trench etch ($25:1$ aspect ratio). The process conditions used in this case are given in Figure 19b.

Figure 20 illustrates a synchronisation between deposition and etch gases which have been used for the initial cycles to reduce side wall notching. Typical operating conditions are given in Figure 19a and its associated SEM in Figure 14. Figure 21 illustrates a synchronisation reference to using a scavenger gas with method (a) of side wall notch reduction technique. The dotted line indicates the alternative of the scavenger gas flow rate being decreasingly ramped.

Figure 9i shows a synchronisation for achieving a deep high aspect ratio anisotropic etch although the ramping technique shown can also be used for side wall notch reduction. The conditions of Figure 19b can be used to achieve the results shown in Figure 18.

Returning to Figure 9i:

1. Shows an average pressure ramp. Note the pressure changes from low to high as the cycle changes from deposition to etch respectively. The ramp down of pressure then results in the pressure decreasing for both etch and passivation cycles.

2. This shows a rf bias power ramp. Note the bias change from low to high as the cycle changes from deposition

to etch respectively. This is in synchronisation with the pressure change discussed above. The ramp up of bias refers to the deposition step only in this case.

3. This shows another example of a rf bias power ramp. Again the bias changes from low to high as the cycle changes from deposition to etch respectively, in synchronisation to the pressure. The ramp up of bias refers to both the deposition step and etch step in this case.

In Figure 9ii general parameter ramping is illustrated. These examples serve to illustrate cycle time and step time ramping respectively.

4. This shows a cycle time ramp, where the magnitude of the parameter (such as gas flow rates, pressure, rf powers, etc) is not ramped. In some applications this would serve as an alternative to the 'magnitude' ramping in the above cases.

5. This shows a cycle time ramp, where the magnitude of the parameter (such as gas flow rates, pressure, rf powers, etc.) is ramped in addition. Note, the parameter ramp may be increasing or decreasing in magnitude, and the decrease may be to either zero or a non-zero value.

3. Etch Gases

Whilst any suitable etch gases may be used, the Applicant has found that certain gases or mixture can be beneficial.

Thus, it has been suggested in WO-A-94114187 that it is undesirable to have any passivating gas in the etch stage,

because it affects the process rate. However, the Applicant has determined, that this procedure can significantly improve the quality of the sidewall trenches formed and it is proposed that the etched gas may have added to it such passivating gases as O,N,C, hydrocarbons, hydro-halo carbons and/or halo-carbons. Equally, and for the same purpose, it is desirable to reduce the chemical reactivity of the etched gas and the Applicant proposes using CF_x for example with higher atomic mass halides such as Cl, Br or I. However XeF_2 and other etch gases may be used.

The degree of sidewall roughness can also alternatively be reduced by limiting the cycle times. For example it has been discovered that it is desirable to limit the etch and deposition periods to less than 7.5 seconds and preferably less than 5 seconds.

4. Gallium Arsenide and other materials

Previous proposals have all related to trench formation in silicon. The Applicant has appreciated that by using suitable passivation, anisotropic etching of Gallium Arsenide and indeed, other etchable material, can be achieved. For example it is proposed that Gallium Arsenide be etched with Cl₂ with or without passivating or etch enhancing gases, but in general it has been determined that this technique is much more successful with the carbon or hydro carbon passivation proposed above. If traditional CF_4 chemistry is used etch inhibiting compounds can be created which increase surface roughness or limit the etch. For

Gallium Arsenide lower temperatures may be desirable as may be the use of a low pressure, high plasma density reactor. Suitable etch chemistries have already been listed in the preamble to this specification.

4. Brief Description of the Drawings

Figure 1 is a schematic view of a reactor for processing semiconductors;

Figure 2 is a schematic illustration of a trench formed by a prior art method;

Figure 3 is an enlarged view of the mouth of the trench shown in Figure 2;

Figure 4 is a plot of etch rate of silicon against the percentage of CH_4 in H_2 ;

Figure 5 is a plot of step coverage against the percentage of CH_4 in H_2 for different mean ion energies;

Figure 6 is a diagram illustrating various possible synchronisations between gases and operating parameters of the Figure 1 apparatus;

Figure 7 is a diagram corresponding to Figure 6, but illustrating an alternative operating scenario;

Figure 8 is a plot of the etch rate of silicon against a partial pressure ratio;

Figure 9(i) is a schematic representation of parameter ramping for deep anisotropic profile control whilst 9(ii) illustrates ramping more generally;

Figures 10 and 11 are SEM's of a trench formed in accordance with the prior art, Figure 11 being an enlargement of the mouth of Figure 10;

Figures 12 and 13 are corresponding SEM's for a trench formed by the Applicants' process in which an abrupt transition in process parameters has occurred;

Figure 14 corresponds to Figure 12 except ramped parameters have been utilised;

Figure 15 is a plot of deposition rate against RF Platen Power at a variety of chamber pressures;

Figure 16 is a SEM of a prior art high aspect ratio trench;

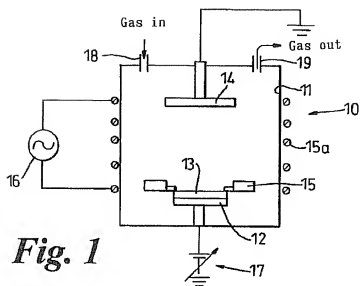
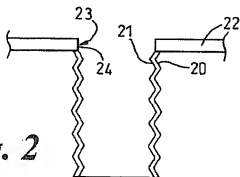
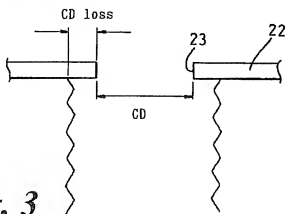
Figure 17 is a corresponding SEM using the Applicants' process with abrupt transitions;

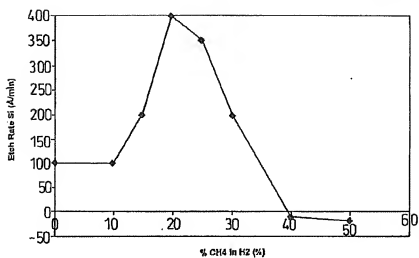
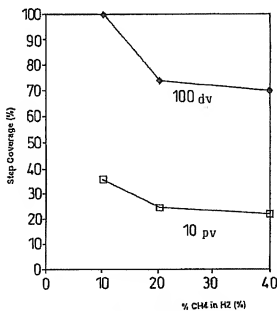
Figure 18 is a SEM of a high aspect ratio trench formed by the Applicants' process whilst using ramped transitions.

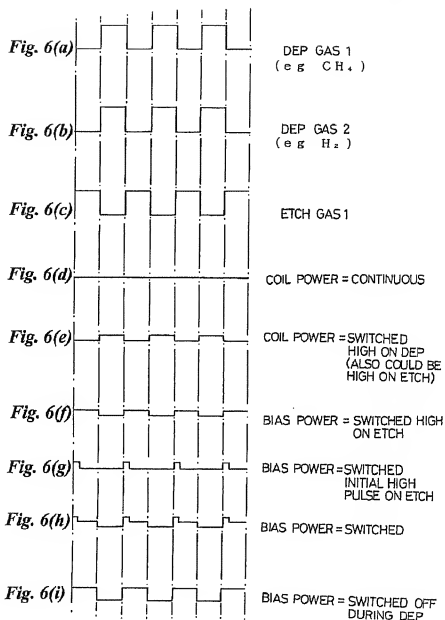
Figures 19(a) and 19(b) are tables setting out the process conditions used for the trenches shown in Figures 14 and 18 respectively;

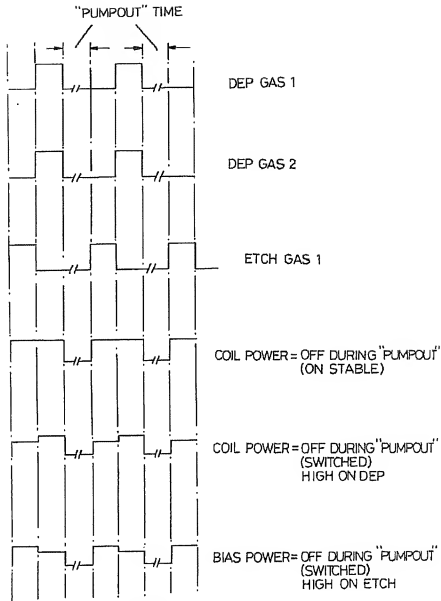
Figure 20 is a diagram showing the synchronisation of Deposition and Etch gas during the initial cycles of the Applicants' process; and

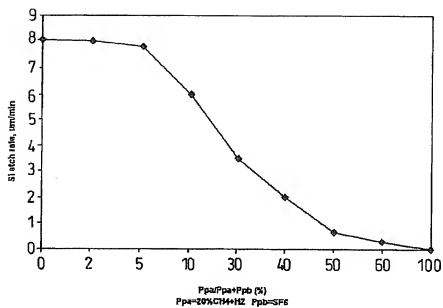
Figure 21 is a diagram showing an alternative approach to Figure 20 utilising a scavenger gas.

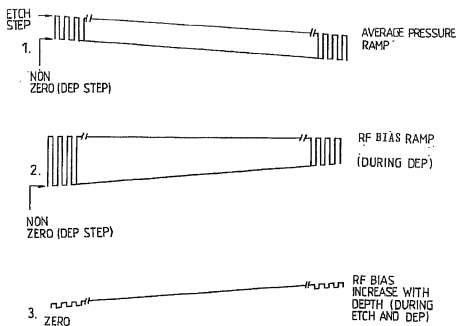
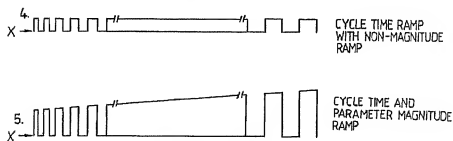
**Fig. 1****Fig. 2****Fig. 3**

*Fig. 4**Fig. 5*



**Fig. 7**

*Fig. 8*

**Fig. 9(i)****Fig. 9(ii)**

2.18KV 25KV WD 7MM
SUM <SEP>

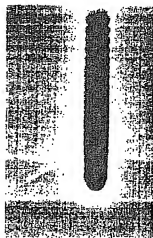
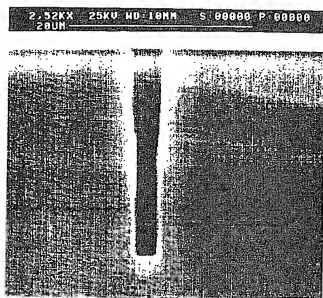
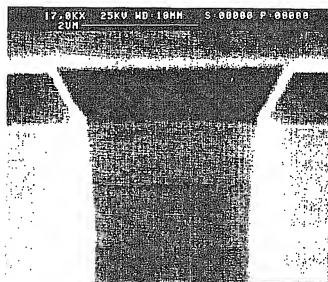


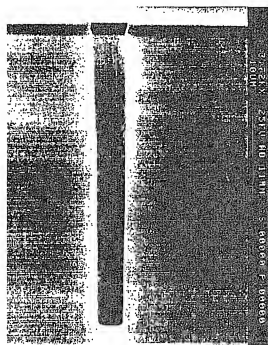
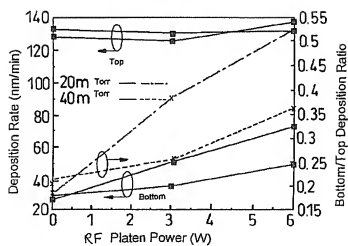
Fig. 10

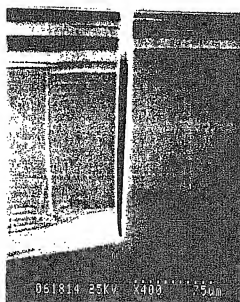
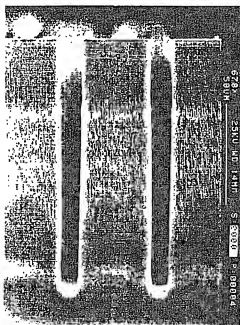
7.33KV 25KV WD 7MM S 00000 P 00000
SUM

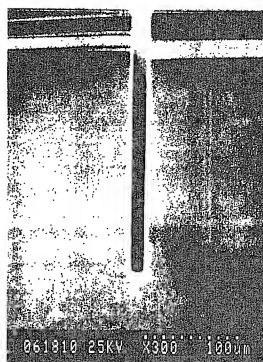


Fig. 11

*Fig. 12**Fig. 13*

*Fig. 14**Fig. 15*

*Fig. 16**Fig. 17*

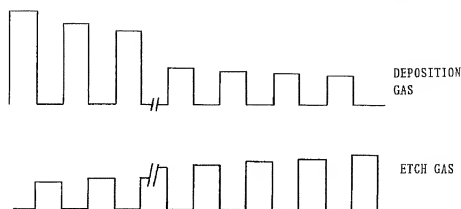
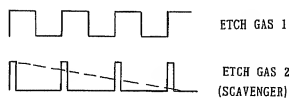
***Fig. 18***

Etch. Step				Dep. Step				Comments
Flow Accum Secs S ₁ %	Time (s)	Pressure (in Torr)	CaIP (M)	Ptcln P/W	Time (s)	Pressure (CaIP (W) (in Torr)	Ptcln P/W	
50	13	25	500	12	7	38	600	(Figure 14) (R) =Parameter Ramped
130		35		10		21	0	
								Process Time = 8 mins Etch Depth = 23 μ m, Critical Dimension = 3 μ m Note Ramp only during 17.5% & cycles

Fig. 19(a)

Etch. Step				Dep. Step				Comments
Flow Accum Secs S ₁ %	Time (s)	Pressure (in Torr)	CaIP (M)	Ptcln P/W	Time (s)	Pressure (CaIP (W) (in Torr)	Ptcln P/W	
80	12	35	500	10	7	20	500	(Figure 18) (R) =Parameter Ramped
		25		12		15	0	
							5	Process Time = 30 mins Etch Depth = 250 μ m, Critical Dimension up to 12 μ m

Fig. 19(b)

*Fig. 20**Fig. 21*

1. Abstract

A method of depositing a side wall passivation layer on an etched feature in a semiconductor substrate, comprising placing the substrate in a vacuum chamber, striking a plasma, and introducing a hydrocarbon deposition gas to deposit a carbon or hydrocarbon layer.

2. Representative Drawing

Figure 1